



免滤波,50W单声道D类音频放大器

概要

CS8626E 是一款55W单声道高效D类音频功率放大电路。先进的EMI抑制技术使得在输出端口采用廉价的铁氧体磁珠滤波器就可以满足EMC要求。CS8626E单声道音频功率放大器是为需要输出高质量音频功率的系统设计的,它采用表面贴装技术,只需少量的外围器件,便使系统具备高质量的音频输出功率。

CS8626E内置了过流保护,短路保护和过热保护,有效的保护芯片在异常的工作条件下不被损坏。CS8626E可以驱动低至4Ω负载的扬声器,最高可提供55W的连续功率;CS8626E具有高达92%的效率,使得在播放音乐的时候不需要额外的散热器。

CS8626E提供纤小的ESOP16封装形式供客户选择,可以为客户节省可观的PCB面积,其额定的工作温度范围为-40°C至85°C。

描述

- 输出功率
 - PO at 10% THD+N, VDD = 18V@RL = 4 Ω 42.5W
 - PO at 10% THD+N, VDD = 19.0V@RL = 4 Ω 47W(峰值)
 - PO at 10% THD+N, VDD = 22V@RL = 6 Ω 46W
 - PO at 10% THD+N, VDD = 23V@RL = 6 Ω 50W
 - PO at 10% THD+N, VDD = 22V@RL = 8 Ω 36W
 - PO at 10% THD+N, VDD = 23V@RL = 8 Ω 40W

- 管脚外围兼容CS8622E
- 效率高达92%,无需散热片
- 较大的电源电压范围8V~23V
- 免滤波功能
- 扬声器保护包括可调功率限制器加直流保护
- 输出管脚方便布线布局
- 良好短路保护和具备自动恢复功能的温度保护
- 良好的失真和防喋声功能
- 四级增益可调
- 差分输入

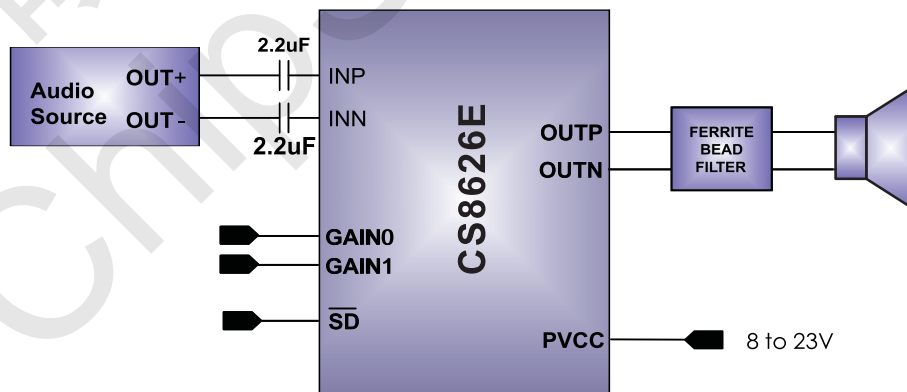
封装

- ESOP16

应用:

- LCD TV
- 家庭音响系统

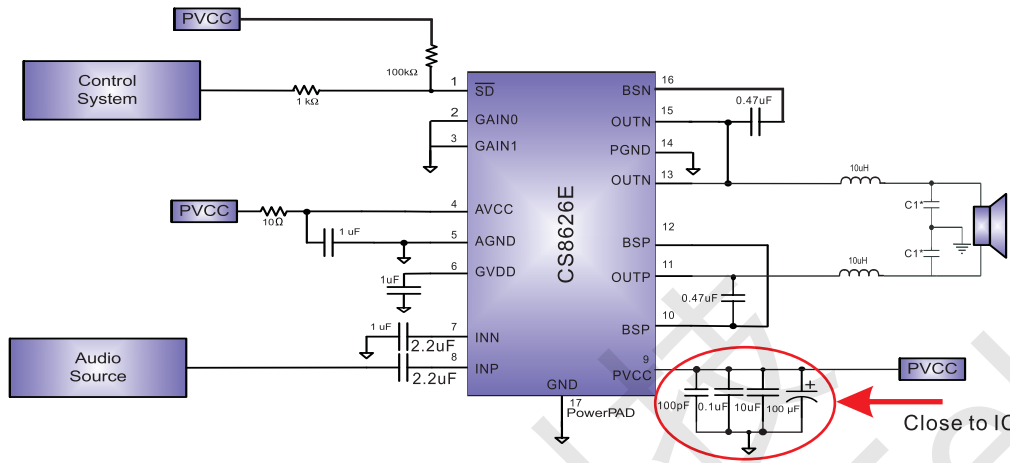
典型应用图



差分输入应用线路图

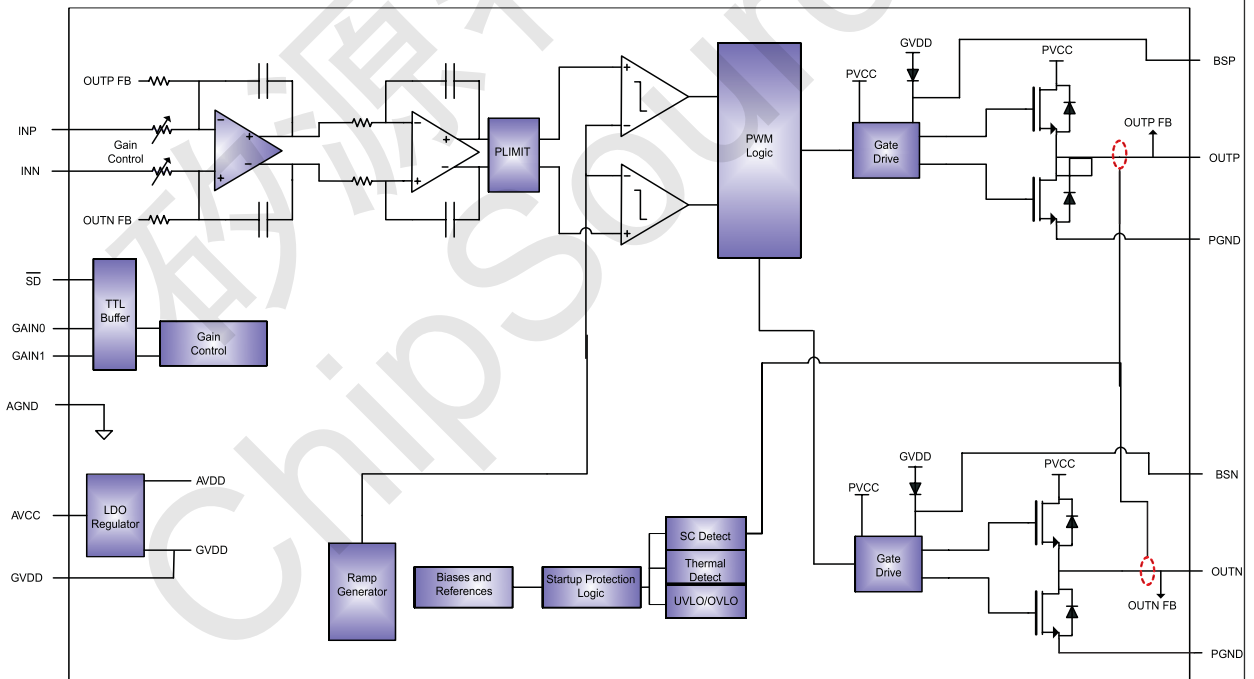


典型应用图



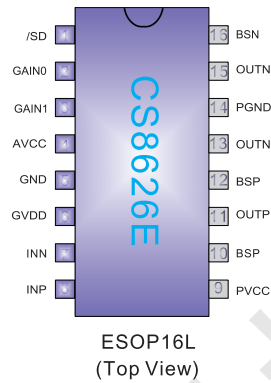
单端输入应用线路图

功能框图





引脚排列以及定义



序号	说明	属性	功能
1	/SD	I	待机逻辑输入, TTL 逻辑电压允许到AVCC
2	GAIN0	I	增益选择低位, TTL 逻辑电压允许到AVCC
3	GAIN1	I	增益选择高位, TTL 逻辑电压允许到AVCC
4	AVCC	P	模拟电源
5	AGND	P	模拟地, 连接到散热片
6	GVDD	P	上管栅驱动电压
7	INN	I	音源输入负端
8	INP	I	音源输入正端
9	PVCC	P	功率电源
10	BSP	I	正输出上管自举
11	OUTP	O	音频输出正端
12	BSP	I	正输出上管自举
13	OUTN	O	音频输出负端
14	PGND	P	功率地
15	OUTN	O	音频输出负端
16	BSN	I	负输出上管自举



极限参数表¹

			单位
V _{CC}	供电电源	AVCC,PVCC	0.3Vto23V
V _I	输入管脚电压	\overline{SD} ,GAIN0,GAIN1	0.3VtoV _{CC} +0.3V
		INN,INP	0.3Vto6.3V
T _A	工作温度范围		-40°C to 85°C
T _J	结工作温度范围		-40°Cto170°C
T _{stg}	存储温度范围		-65°C to150°C

推荐工作环境

参数	描述	数值	单位
V _{DD}	电源电压	8~23.0	V
T _A	环境温度范围	-40~85	°C
T _J	结温范围	-40~150	°C

热效应信息

参数	描述	数值	单位
θ _{JA}	封装热阻---芯片到环境热阻	45	°C/W
θ _{JC}	封装热阻---芯片到封装表面热阻	10	°C/W

订购信息

产品型号	封装形式	器件标识	包装尺寸	卷带宽度	数量
CS8626E	ESOP16L			管装	50

ESD 范围

ESD 范围HBM(人体静电模式) ----- ±2KV
 ESD 范围MM(机器静电模式) ----- ±200V

1. 上述参数仅仅是器件工作的极限值，不建议器件的工作条件超过此极限值，否则会对器件的可靠性及寿命产生影响，甚至造成永久性损坏。
2. PCB板放置CS8626E的地方,需要有散热设计.使得CS8626E底部的散热片和PCB板的散热区域相连，并通过过孔和地相连。



推荐的工作条件

描述	测试条件	最小值	最大值	单位
V _{CC} 供电电源	PV _{CC} , AV _{CC}	8	23.0	V
V _{IH} 输入高电平	\overline{SD} , GAIN0, GAIN1	2		V
V _{IL} 输入低电平	\overline{SD} , GAIN0, GAIN1		0.8	V
V _{OL} 输出高电平	R _{PULL-UP} =100k, V _{CC} =15V		0.8	V
I _{IH} 高电平输入电流	\overline{SD} , GAIN0, GAIN1, V _I =2V, V _{CC} =15V		50	uA
I _{IL} 低电平输入电流	\overline{SD} , GAIN0, GAIN1, V _I =0.8V, V _{CC} =15V		5	uA
OVP 过压保护			24.0	V

直流参数 T_A=25°C, V_{CC}=12V, R_L=8Ω (除非特殊说明)

描述	测试条件	最小值	典型值	最大值	单位	
V _{OS} 输出失调电压	V _I =0V, Gain=36dB		1.5	15	mV	
I _{CC} 静态电流	\overline{SD} =2V, 无负载, PV _{CC} =12V		6.5	9	mA	
I _{CC(SD)} 待机电流	\overline{SD} =0.8V, 无负载, PV _{CC} =12V		20	50	uA	
r _{DS(on)} 漏源导通电阻	V _{CC} =12V, I _O =500mA, T _J =25°C		80		mΩ	
G 增益	GAIN1=0.8V	上管	80		mΩ	
		下管	80			
	GAIN1=2V	GAIN0=0.8V	19	20	21	dB
		GAIN0=2V	25	26	27	
t _{on} 开启时间	\overline{SD} =2V		100		ms	
t _{OFF} 关断时间	\overline{SD} =0.8V		2		us	
GVDD 栅驱动电压	I _{GVDD} =100mA	4.0	4.5	5.0	V	

T_A=25°C, V_{CC}=16V, R_L=8Ω (除非特殊说明)

描述	测试条件	最小值	典型值	最大值	单位	
V _{OS} 输出失调电压	V _I =0V, Gain=36dB		1.5	15	mV	
I _{CC} 静态电流	\overline{SD} =2V, 无负载, PV _{CC} =12V		10	15	mA	
I _{CC(SD)} 待机电流	\overline{SD} =0.8V, 无负载, PV _{CC} =16V		50		uA	
r _{DS(on)} 漏源导通电阻	V _{CC} =16V, I _O =500mA, T _J =25°C		80		mΩ	
Gain 增益	GAIN1=0.8V	上管	80		mΩ	
		下管	80			
	GAIN1=2V	GAIN0=0.8V	19	20	21	dB
		GAIN0=2V	25	26	27	
t _{on} 开启时间	\overline{SD} =2V		110		ms	
t _{OFF} 关断时间	\overline{SD} =0.8V		2		us	
GVDD 栅驱动电压	I _{GVDD} =2mA	4.0	4.5	5.0	V	



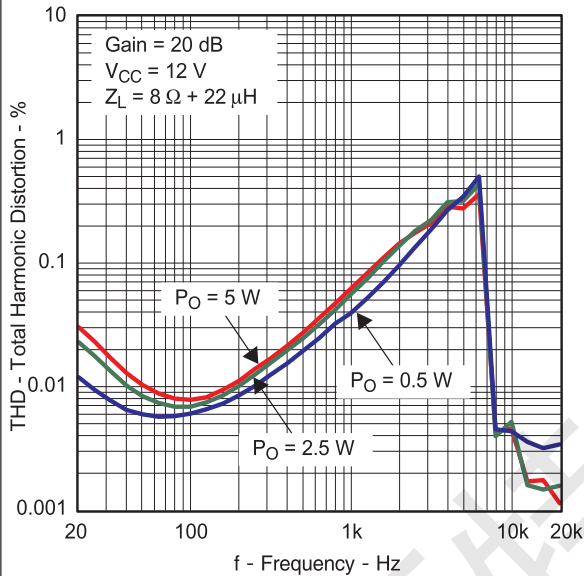
交流参数 $T_A=25^{\circ}\text{C}, V_{CC} = 14\text{V}, R_L = 4\ \Omega$ (除非特别说明)

描述	测试条件	最小值	典型值	最大值	单位
KSVR 电源纹波抑制比	1 kHz, 200 mV p p 纹波 Gain=20dB, 输入交流耦合到地		70		dB
THD+N 总谐波失真加噪声	VCC=14V, f=1kHz Po=12W (半功率)		0.1		%
V _n 输出噪声	20~22kHz, 加滤波器 Gain=20dB		90		uV
			-80		dBV
串扰	V _o =1Vrms, Gain=20dB, f=1kHz		-100		dB
SNR 信噪比	Gain=20dB 时最大输出 THD+N < 1%, f=1kHz		102		dB
f _{osc} 振荡频率			330		kHz
热保护温度			170		°C
迟滞温度			15		°C
P _o	输出功率	PO at 10% THD+N, VDD = 16.0V@RL = 4 Ω	32.0		W
		PO at 1% THD+N, VDD = 16.0V@RL = 4 Ω	27.5		
		PO at 10% THD+N, VDD = 18V@RL = 4Ω	42.5		
		PO at 1% THD+N, VDD = 18V@RL = 4 Ω	35.0		
		PO at 10% THD+N, VDD = 19V@RL = 4Ω(峰值)	46.7		
		PO at 1% THD+N, VDD = 19V@RL = 4 Ω(峰值)	38.0		
		PO at 10% THD+N, VDD = 18.0V@RL = 6 Ω	31.0		
		PO at 1% THD+N, VDD = 18.0V@RL = 6 Ω	25.2		
		PO at 10% THD+N, VDD = 22V@RL = 6Ω	46.0		
		PO at 1% THD+N, VDD = 22V@RL = 6 Ω	37.5		
		PO at 10% THD+N, VDD = 23V@RL = 6Ω	50.0		
		PO at 1% THD+N, VDD = 23V@RL = 6Ω	40.0		
		PO at 10% THD+N, VDD = 18.0V@RL = 8 Ω	24.3		
		PO at 1% THD+N, VDD = 18.0V@RL = 8 Ω	19.6		
		PO at 10% THD+N, VDD = 22V@RL = 8Ω	36.2		
		PO at 1% THD+N, VDD = 22V@RL = 8Ω	29.3		
PO at 10% THD+N, VDD = 23V@RL = 8Ω	40.0				
PO at 1% THD+N, VDD = 23V@RL = 8Ω	32.0				

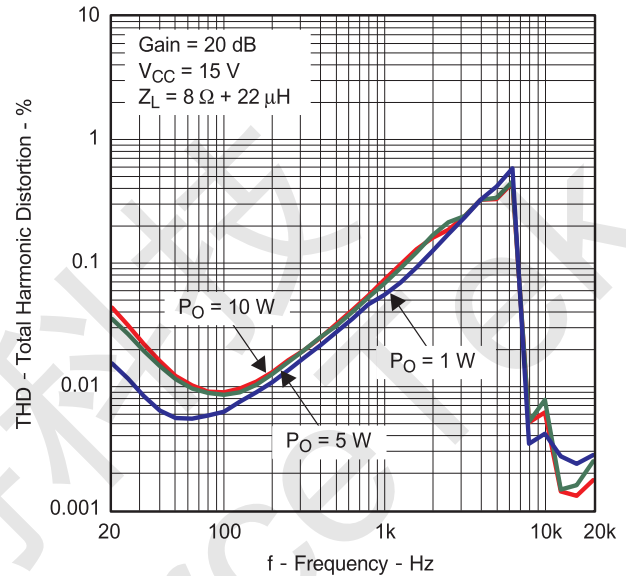


典型特征曲线 所有测试都基于1KHz信号(除非特殊说明)

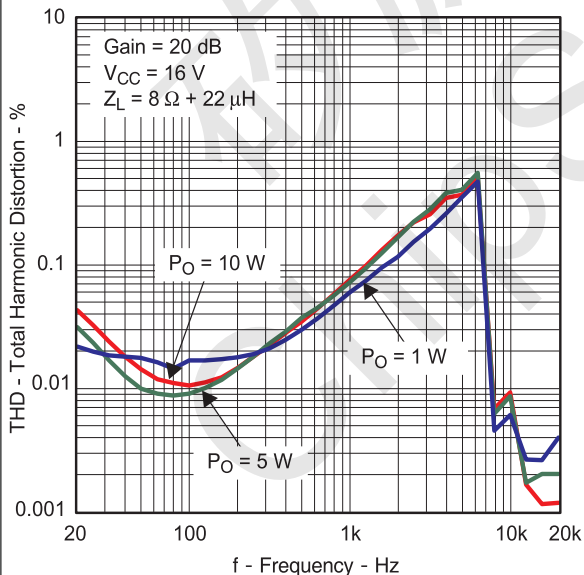
TOTALHARMONICDISTORTION
vs
FREQUENCY(BTL)



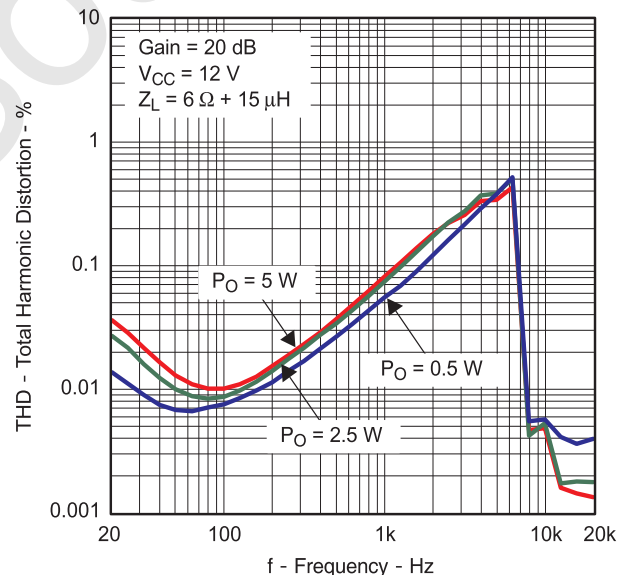
TOTALHARMONICDISTORTION
vs
FREQUENCY(BTL)



TOTALHARMONICDISTORTION
vs
FREQUENCY(BTL)

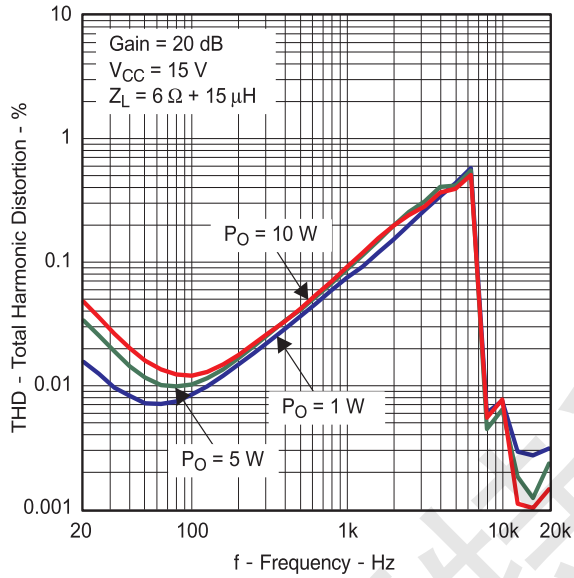


TOTALHARMONICDISTORTION
vs
FREQUENCY(BTL)

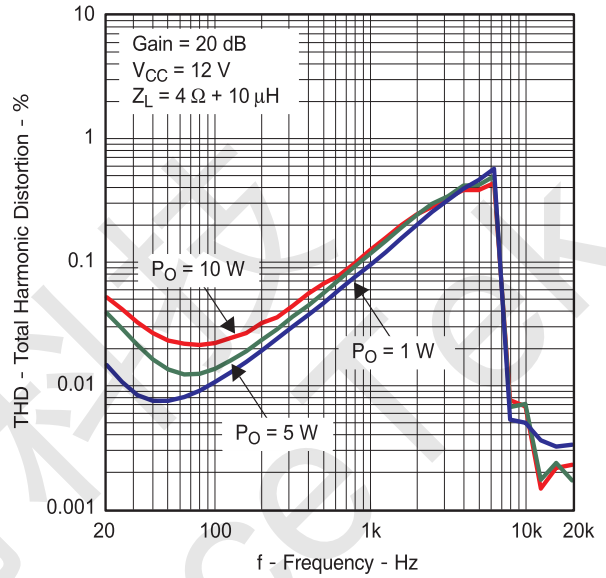




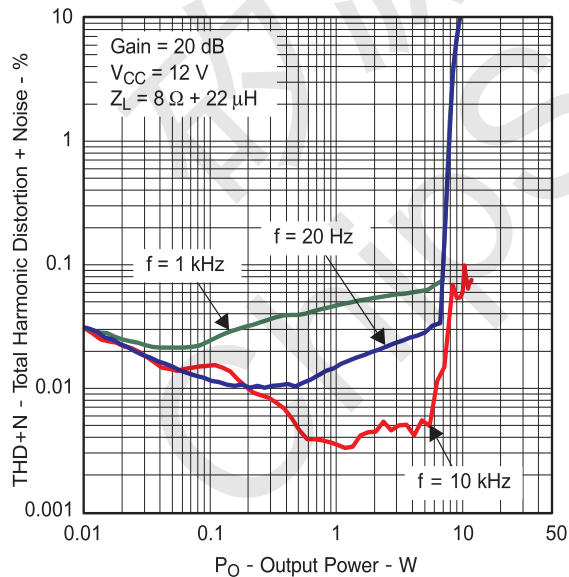
TOTALHARMONICDISTORTION
vs
FREQUENCY(BTL)



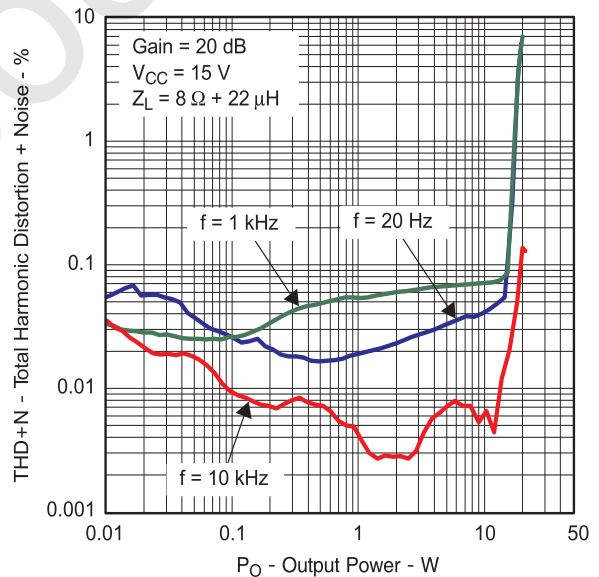
TOTALHARMONICDISTORTION
vs
FREQUENCY(BTL)



TOTALHARMONICDISTORTION+NOISE
vs
OUTPUTPOWER(BTL)

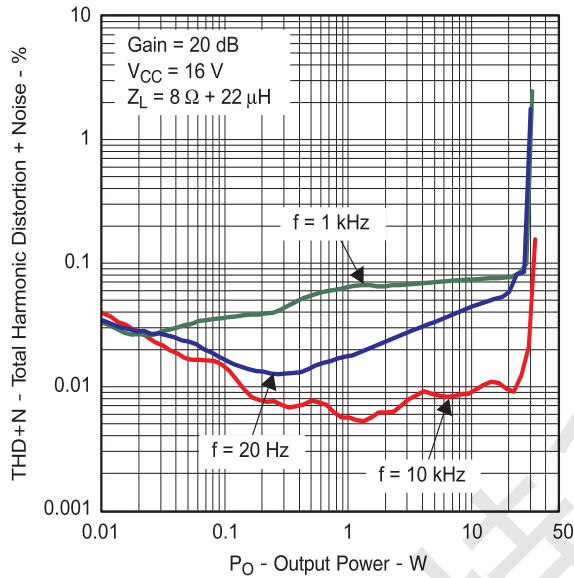


TOTALHARMONICDISTORTION+NOISE
vs
OUTPUTPOWER(BTL)

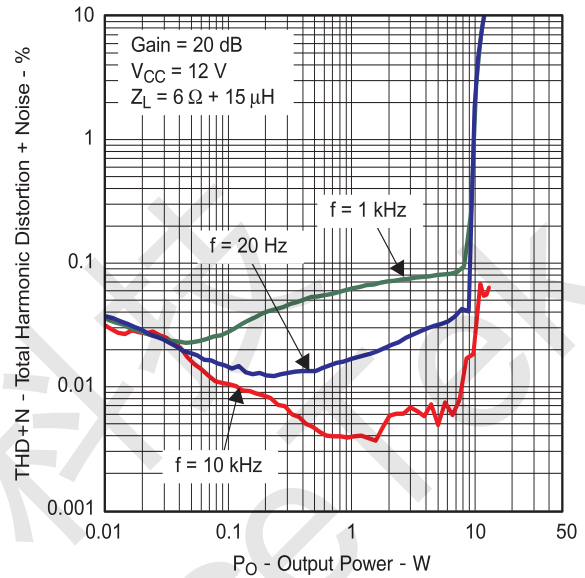




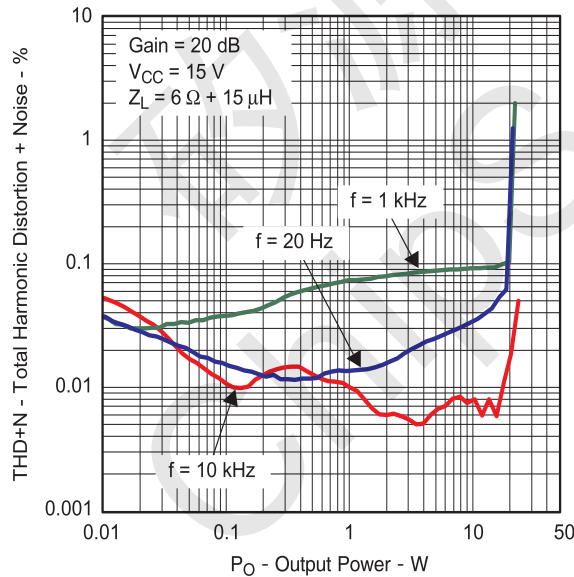
TOTALHARMONICDISTORTION+NOISE
vs
OUTPUTPOWER(BTL)



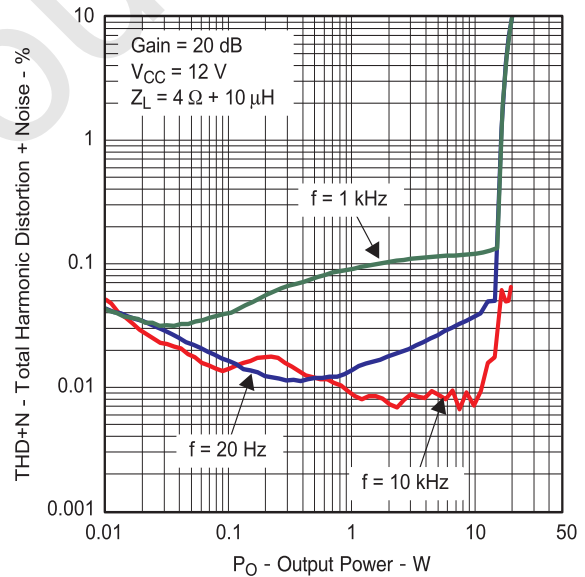
TOTALHARMONICDISTORTION+NOISE
vs
OUTPUTPOWER(BTL)



TOTALHARMONICDISTORTION+NOISE
vs
OUTPUTPOWER(BTL)

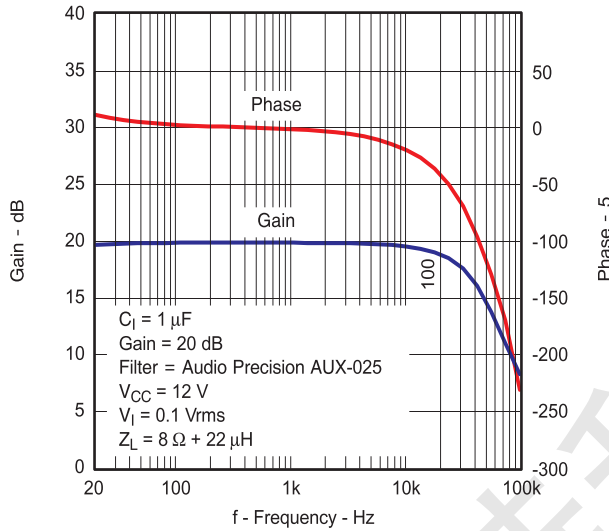


TOTALHARMONICDISTORTION+NOISE
vs
OUTPUTPOWER(BTL)

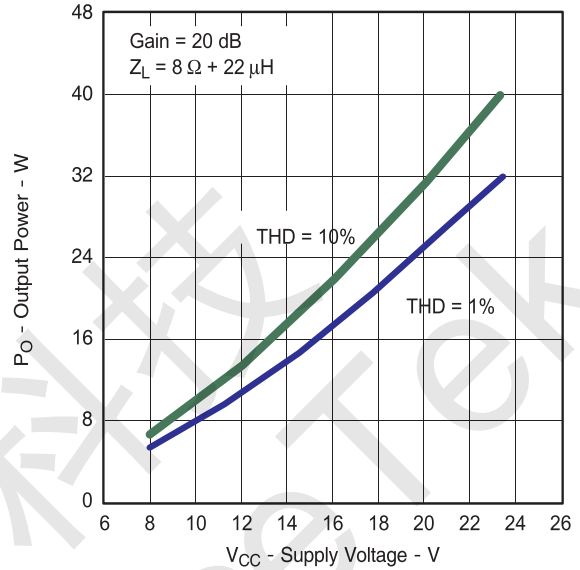




GAIN/PHASE
vs
FREQUENCY(BTL)

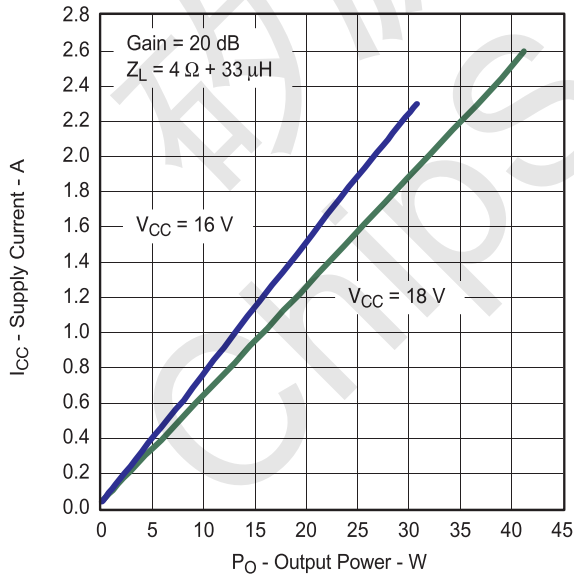


OUTPUTPOWER
vs
SUPPLYVOLTAGE(BTL)

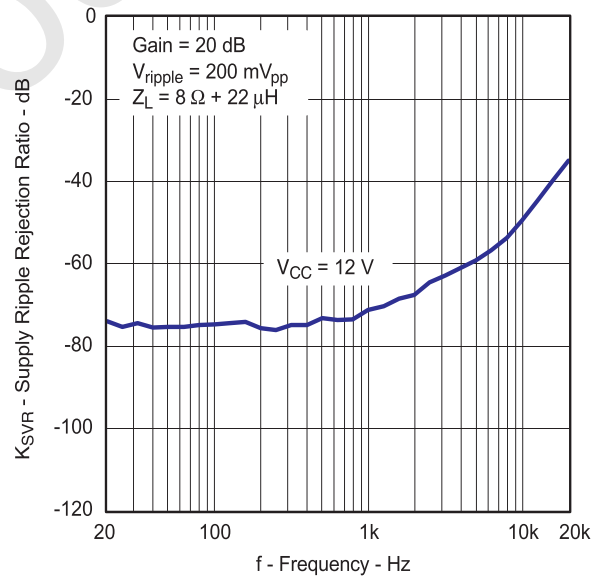


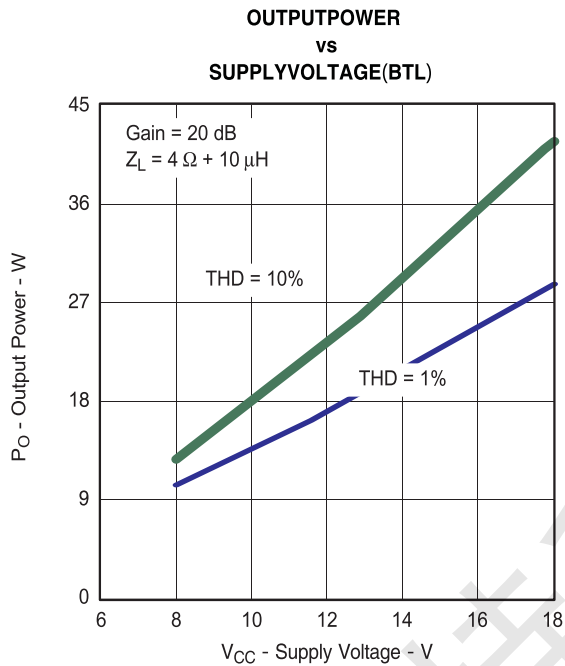
Note: Dashed Lines represent thermally limited regions.

SUPPLYCURRENT
vs
OUTPUTPOWER(PBTL)

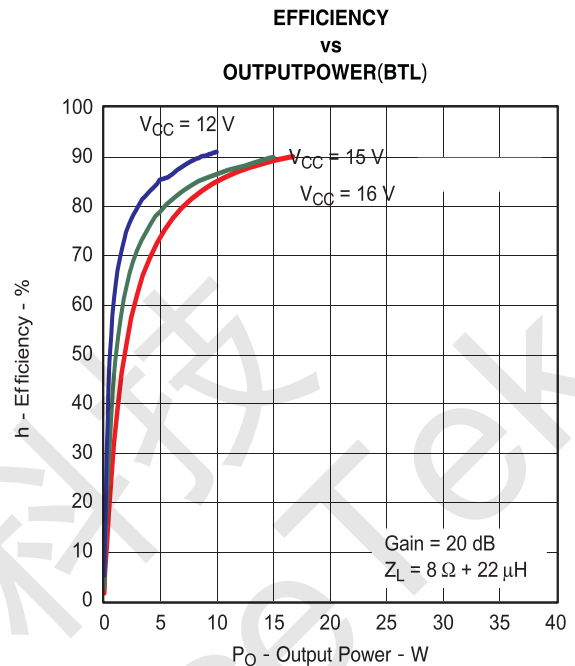


SUPPLYRIPPLEREJECTIONRATIO
vs
FREQUENCY(PBTL)

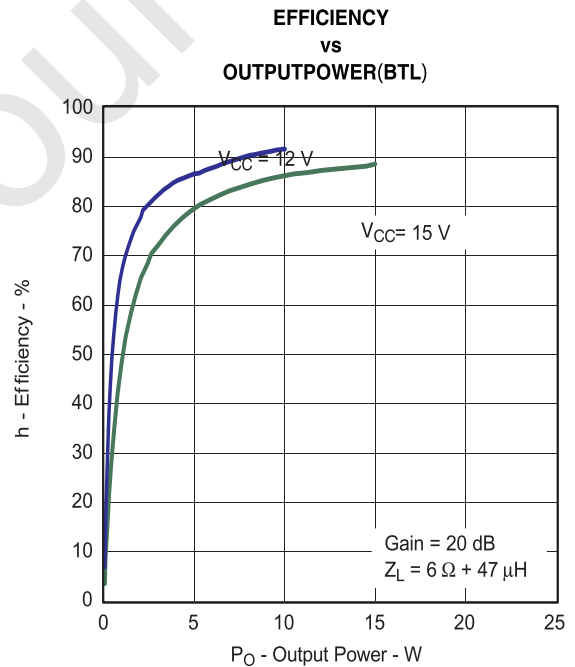
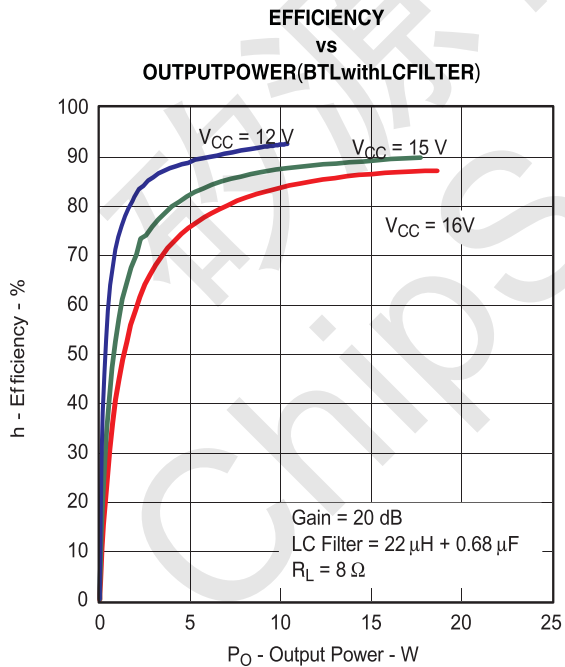




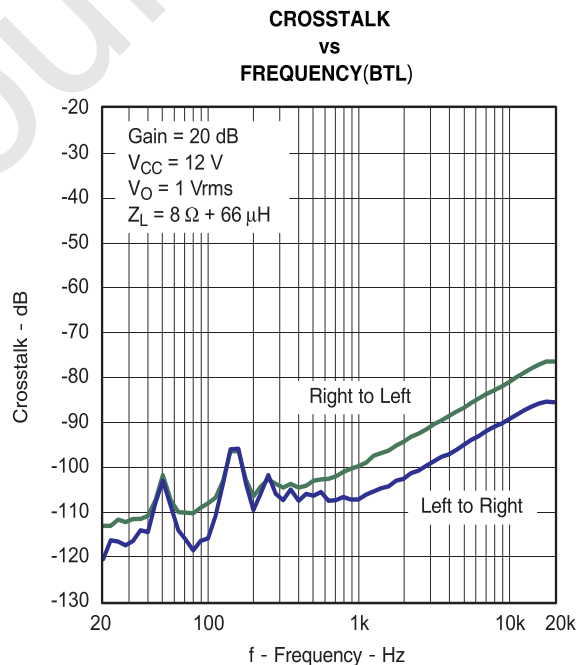
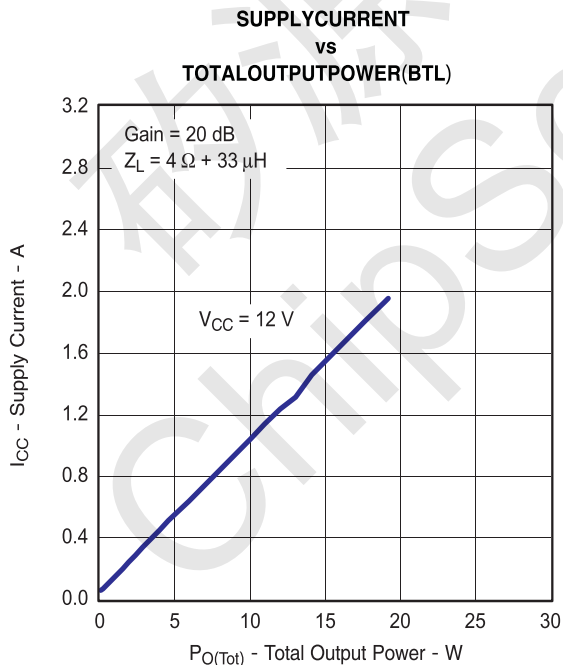
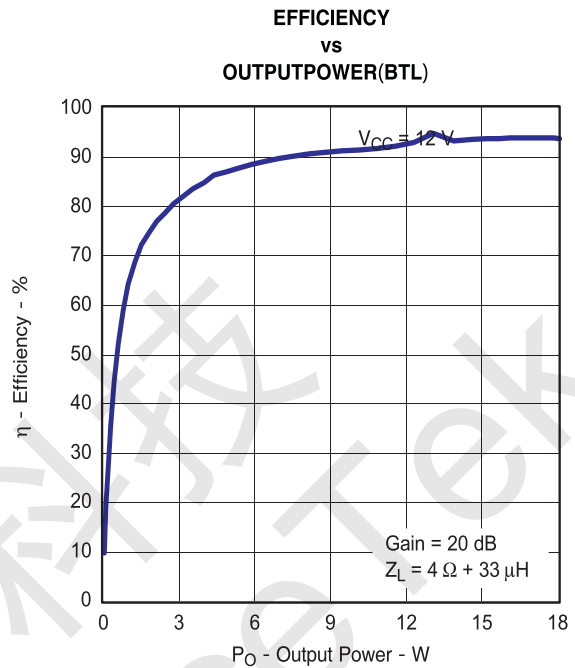
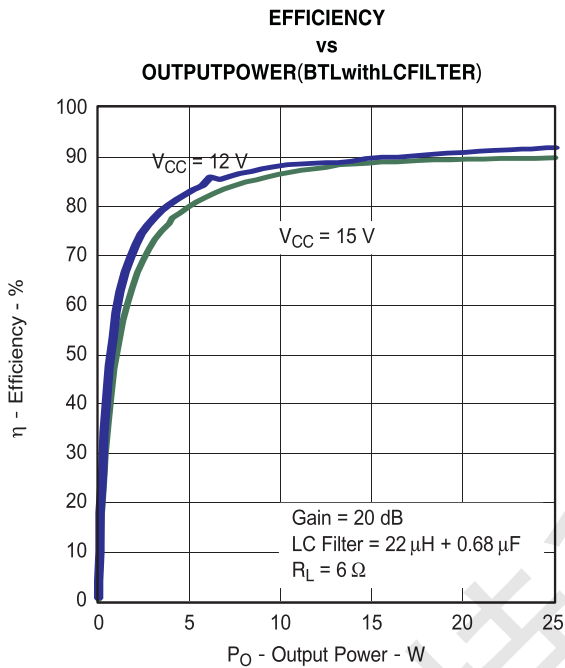
Note:DashedLinesrepresentthermallylimitedregions.



Note:DashedLinesrepresentthermallylimitedregions.



Note:DashedLinesrepresentthermallylimitedregions.



Note:Dashed Linesrepresentthermallylimitedregions.



应用说明

待机模式

/SD 输入端口在运放正常工作时应是高电位，/SD 拉向低电位时输出关断，电路进入待机模式。不能让/SD 悬空不连接，因为这样将使得运放出现不可预知状态。为了实现最佳的关断性能，在关断电源之前将运放置于待机模式。

增益设置

GAIN0、GAIN1 用于选择增益，共有4 种增益设置，见下表。是通过改变放大器内部的输入和反馈电阻来实现的。这使得输入阻抗 (Z_i) 取决于增益的设定。实际的增益设定由电阻比率来决定，所以增益随各元件本身的变化很小。

GAIN1	GAIN0	放大倍数	典型输入阻抗 (k Ω)	反馈电阻 (k Ω)
0	0	10	20	200
0	1	22	13	290
1	0	43	7.87	340
1	1	70	5.25	368

短路保护和自动恢复

CS8626E对输出端短路引起的过电流状态进行了保护，当发生短路时，CS8626E立即关闭输出，当输出端短路故障排除后，CS8626E只需等待110ms即可自恢复。

温度保护

CS8626E 的温度保护是防止当温度超过150 $^{\circ}\text{C}$ 时器件的损坏。在此温度点器件间有 $\pm 15^{\circ}\text{C}$ 的上下容许范围。一旦温度超过设定的温度点，器件进入关闭状态，无输出，当温度下降20 $^{\circ}\text{C}$ 后温度保护就会消除，器件开始正常工作。

启动和关闭时序

为了优化开关机的POP 声，在系统设计时需要注意主芯片和CS8626E器件的启动时序。启动时序分为电源时序和使能时序两种，电源时序是指系统中各种芯片电源供电或断电的时序。而使能时序可理解为系统供电稳定后由系统主控决定的器件功能使能的先后次序。对于电源时序来说，由于多数主芯片的音频输出在上电和断电过程中不太稳定，理想的上电次序是系统主芯片先于CS8626E上电。然后CS8626E的PVCC 再供电。断电的理想时序正好相反，为CS8626E的电源先切断，然后再切断主控芯片的供电。但是通常CS8626E的PVCC 取自于系统的主电源，该电源一般在开机后最先输出。随后再通过DC/DC 或LDO 降压给主芯片供电。所以CS8626E 一般在主芯片稳定前已经供电并启动。这种设计中，上电时必须保证CS8626E 的/SD 脚处于拉低状态，避免主芯片上电过程中的POP 声输出。掉电时，也需要将CS8626E置于standby 状态，避免主芯片掉电时的POP 声输出。通常上电过程的POP 声较容易解决，但系统掉电时需要使用掉电检测电路来强制将CS8626E的/SD 快速拉低来解决掉电POP 声的问题。

使能时序

由于主芯片音频模拟输出的偏置电压一般在输出使能后建立，此时需要保持CS8626E的/SD 拉低，等待主芯片模拟输出的偏置电压稳定后才可以将/SD 置高开启功放。相反，需要关闭主芯片音频模拟输出功能时，需要先拉低/SD 将功放关闭后，再关闭主芯片的模拟输出信号。这样的时序是为了保证主芯片模拟输出的偏置电压掉电时不会引起POP 声。

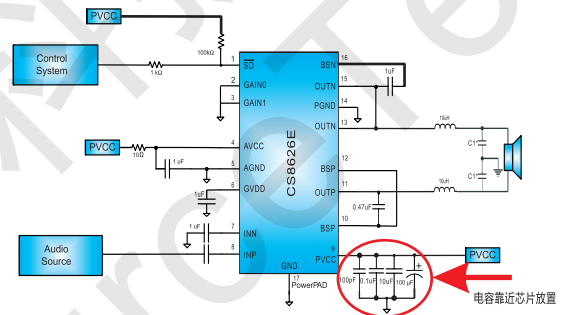
CS8626E 的单端输入方式

CS8626E器件的模拟输入是标准的差分输入接口。在系统设计时，推荐使用差分输入方式来接驳主芯片的音频输出。使用差分输入方式可以使得POP 声的控制相对简单、信号抗干扰能力强。差分输入方式和单端输入方式的对比如下表所示：

差分、单端输入方式对比表

	差分输入方式	单端输入方式
抗噪声干扰能力	差分输入有较强的共模噪声抑制性能	无抑制功能，需要在PCB 走线布局方面多加注意。
启动/关闭时POP 声性能	差分输入的对称性保证了最优的开关机POP 声性能	单端输入需仔细设计输入网络及控制电路，避免输入不平衡引起POP 声。

不过在实际应用中，由于多数主芯片的音频模拟输出是单端模式，CS8626E的差分输入必须配置为单端接法才能使用。如下图所示，单端输入时，主芯片输出通过耦合电容连接功放INP 脚。INN 输入通过电容耦合到地即可。



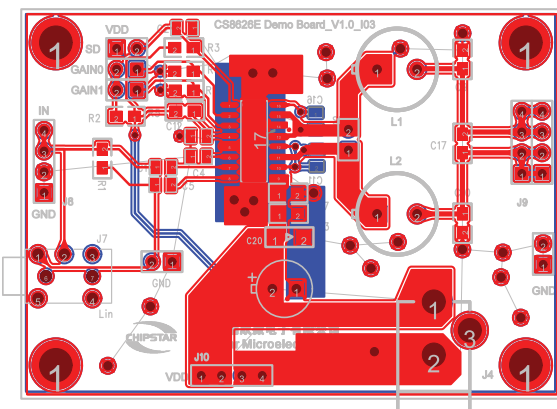
CS8626E单端输入接法

使用单端输入模式时需注意以下几点：

- 单端输入模式应用时需要更加注意音频信号的走线和地平面的分布，因为单端输入模式没有能力抑制系统中的公模干扰信号。
- 相比差分信号输入模式下，单端输入，需要输入两倍的输入信号电平来达到相同的输出功率。
- 单端输入模式必须注意P/N 脚电路网络的阻抗匹配，尽量不要在输入级使用复杂的滤波网络。不合适的阻抗网络会引起开关机的POP 声。

CS8626E单面PCB 注意事项：

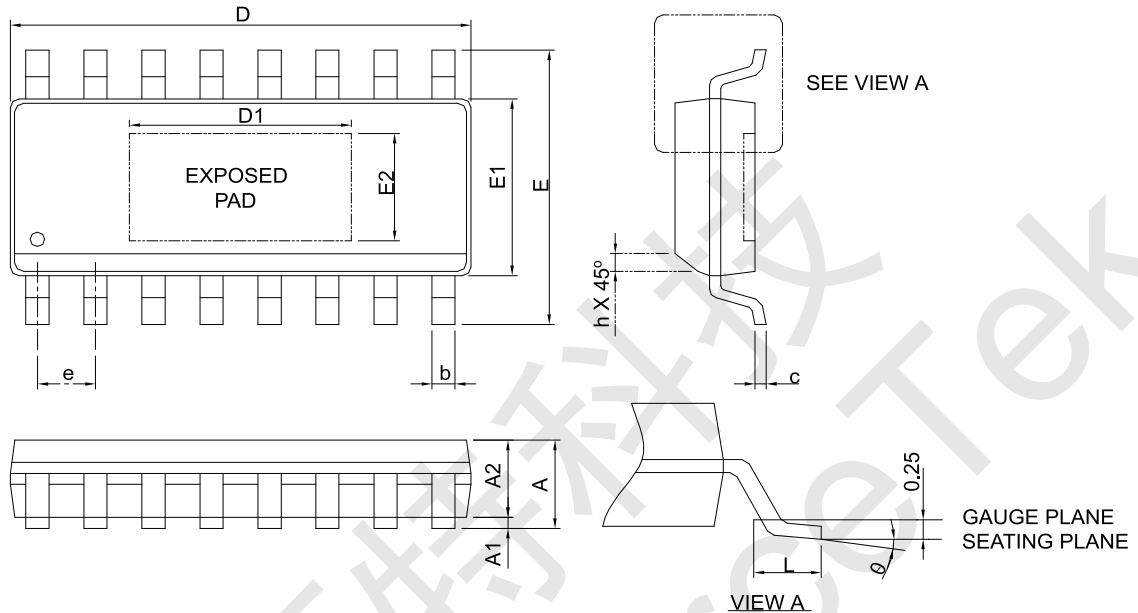
CS8626E底部散热片要与芯片的地相连，地要能承受足够的大电流。以下为单面PCB的layout示意图





封装信息

CS8626E ESOP16L



SYMBOL	ESOP16L			
	MILLIMETERS		INCHES	
	MIN.	MAX.	MIN.	MAX.
A		1.75		0.069
A1	0.00	0.15	0.000	0.006
A2	1.25		0.049	
b	0.31	0.51	0.012	0.020
c	0.17	0.25	0.007	0.010
D	9.80	10.00	0.386	0.394
D1	3.50	4.50	0.138	0.177
E	5.80	6.20	0.228	0.244
E1	3.80	4.00	0.150	0.157
E2	2.00	3.00	0.079	0.118
e	1.27 BSC		0.050 BSC	
h	0.25	0.50	0.010	0.020
L	0.40	1.27	0.016	0.050
θ	0°	8°	0°	8°

- Note : 1. Follow from JEDEC MS-012 BC.
 2. Dimension "D" does not include mold flash, protrusions or gate burrs.
 Mold flash, protrusion or gate burrs shall not exceed 6 mil per side.
 3. Dimension "E" does not include inter-lead flash or protrusions.
 Inter-lead flash and protrusions shall not exceed 10 mil per side.



深圳市矽源特科技有限公司

ShenZhen ChipSourceTek Technology Co. ,Ltd. CS8626E



MOS电路操作注意事项：

静电在很多地方都会产生，采取下面的预防措施，可以有效防止MOS电路由于受静电放电影响而引起的损坏：

- 操作人员要通过防静电腕带接地。
- 设备外壳必须接地。
- 装配过程中使用的工具必须接地。
- 必须采用导体包装或抗静电材料包装或运输。

矽源特科技
ChipSourceTek