



FM1668 (文件编号: S&CIC1877)

LED 驱动控制专用电路

一、概述

FM1668 是一种带键盘扫描接口的 LED（发光二极管显示器）驱动控制专用电路，内部集成有 MCU 数字接口、数据锁存器、LED 高压驱动、键盘扫描等电路。本产品性能优良，质量可靠。主要应用于 VCR、VCD、DVD 及家庭影院等产品的显示屏驱动。采用 SOP-24 的封装形式。

二、特性说明

- 采用功率 CMOS 工艺
- 显示模式（10 段×7 位）
- 键扫描（10×2bit）
- 辉度调节电路（占空比 8 级可调）
- 串行接口（CLK、STB、DIN、DOUT）
- 振荡方式：内置 RC 振荡（450KHz±5%）
- 内置上电复位电路
- 封装形式：SOP-24

三、管脚定义

1	DIO	GR1	24
2	CLK	GR2	23
3	STB	GND	22
4	K1	GR3	21
5	K2	GR4	20
6	VDD	GR5	19
7	SEG1/KS1	GR6	18
8	SEG2/KS2	GR7	17
9	SEG3/KS3	SEG10/KS10	16
10	SEG4/KS4	SEG9/KS9	15
11	SEG5/KS5	SEG8/KS8	14
12	SEG6/KS6	SEG7/KS7	13



四、 管脚功能定义

符号	管脚名称	功能说明
DIN	数据输入	在时钟上升沿输入串行数据，从低位开始。
DOUT	数据输出	在时钟下降沿输出串行数据①，从低位开始。输出为 N-ch open drain
STB	片选	在上升或下降沿初始化串行接口，随后等待接收指令。STB 为低后的第一个字节作为指令，当处理指令时，当前其它处理被终止。当 STB 为高时，CLK 被忽略。
CLK	时钟输入	在上升沿读取串行数据，下降高输出数据。
NC	NC	必须悬空。
K1~K2	键扫数据输入	输入该脚的数据在显示周期结束后被锁存。
SEG1/KS1~SEG10/KS10	输出(段)	段输出(也用作键扫描)，P 管开漏输出。
GRID1~GRID2	输出(位)	位输出，N 管开漏输出。
GRID3~GRID7	输出(位)	位输出，N 管开漏输出。
VDD	逻辑电源	5V±10%
GND	逻辑地	接系统地

五、 电气参数

➤ 极限参数 (Ta=25℃, Vss=0V)

参数	符号	范围	单位
逻辑电源电压	VDD	-0.5 ~ +7.0	V
逻辑输入电压	VI1	-0.5 ~ VDD+0.5	V
LED SEG 驱动输出电流	IO1	-50	mA
LED GRID 驱动输出电流	IO2	+200	mA
功率损耗	PD	400	mW
工作温度	TOP	-40 ~ +80	℃
储存温度	TSTG	-65 ~ +150	℃
抗静电	ESD (HBM)	4000	V
焊接温度	LST	270	℃

➤ 正常工作范围 (Ta=-20℃~+70℃, Vss=0V)

参数	符号	最小值	典型值	最大值	单位	测试条件
逻辑电源电压	VDD	--	5	--	V	--
高电平输入电压	VIH	0.7 VDD	--	VDD	V	--
低电平输入电压	VIL	0	--	0.3 VDD	V	--



FM1668 (文件编号: S&CIC1877)

LED 驱动控制专用电路

➤ 电气特性 (Ta=-20°C~+70°C, VDD=4.5V~5.5V, Vss=0V)

参数	符号	最小值	典型值	最大值	单位	测试条件
高电平输出电流	Ioh1	-20	-25	-40	mA	Seg1~Seg11, Vo=Vdd-2V
	Ioh2	-20	-30	-50	mA	Seg1~Seg11, Vo=Vdd-3V
低电平输出电流	IOL1	80	140	--	mA	Grid1~Grid6, Vo=0.3V
低电平输出电流	Idout	4	--	--	mA	Vo=0.4V, dout
高电平输出电流容许量	Itolsg	--	--	5	%	Vo=VDD-3V, Seg1~Seg11
输出下拉电阻	RL	--	10	--	KΩ	K1~K3
输入电流	Ii	--	--	±1	uA	VI=VDD/VSS
高电平输入电压	VIH	0.7VDD	--	--	V	CLK, DIN, STB
低电平输入电压	VIL	--	--	0.3VDD	V	CLK, DIN, STB
滞后电压	VH	--	0.35	--	V	CLK, DIN, STB
动态电流损耗	IDDdyn	--	--	5	mA	无负载, 显示关

➤ 开关特性 (Ta=-20°C~+70°C, VDD=4.5V~5.5V)

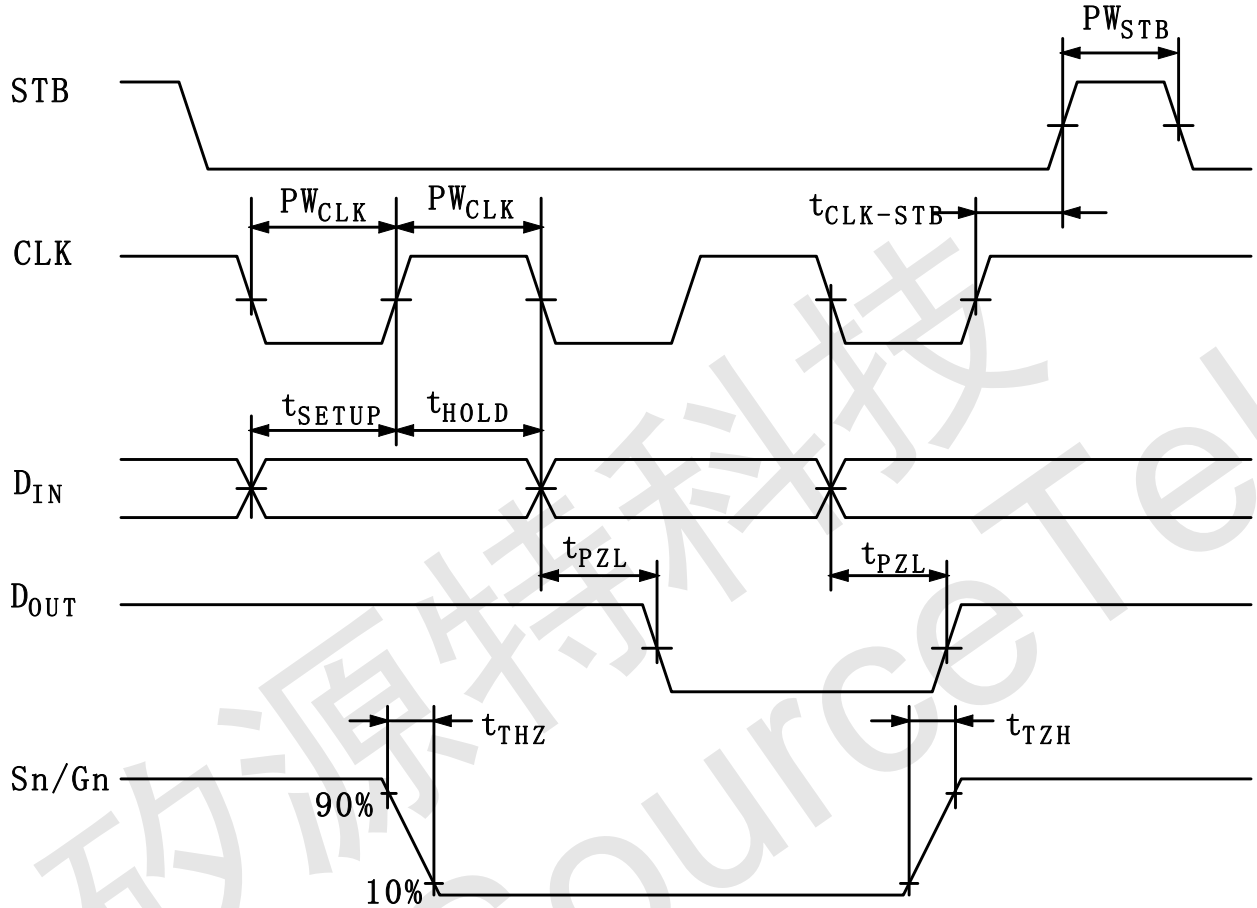
参数	符号	最小值	典型值	最大值	单位	测试条件
振荡频率	fosc	--	500	--	KHz	R=16.5KΩ
传输延迟时间	tPLZ	--	--	300	ns	CLK→DOUT
	tPZL	--	--	100	ns	CL=15pF, RL=10KΩ
上升时间	TTZH1	--	--	2	us	CL=300pF Seg1~Seg11 Grid1~Grid4 Seg12/Grid7~ Seg14/Grid5
	TTZH2	--	--	0.5	us	
下降时间	TTHZ	--	--	120	us	CL=300pF, Segn, Gridn
最大时钟频率	Fmax	1	--	--	MHz	占空比 50%
输入电容	CI	--	--	15	pF	--

➤ 时序特性 (Ta=-20°C~+70°C, VDD=4.5V~5.5V)

参数	符号	最小值	典型值	最大值	单位	测试条件
时钟脉冲宽度	PWCLK	400	--	--	ns	--
选通脉冲宽度	PWSTB	1	--	--	us	--
数据建立时间	tSETUP	100	--	--	ns	--
数据保持时间	tHOLD	100	--	--	ns	--
CLK→STB 时间	tCLK STB	1	--	--	us	CLK↑→STB↑
等待时间	tWAIT	1	--	--	us	CLK↑→CLK↓

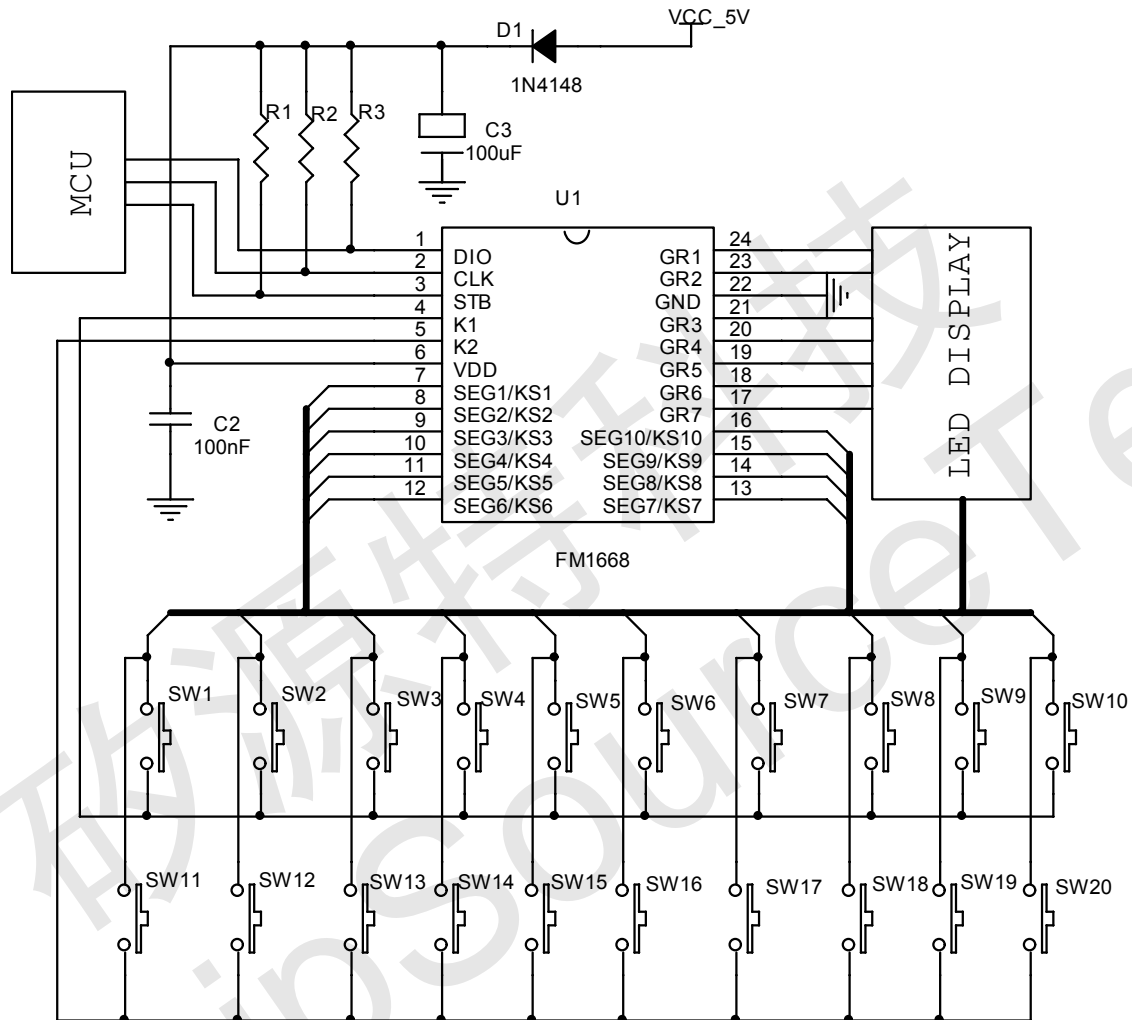


时序波形





六、 电路原理图



注意: 1、推荐使用时, I²C 总线端口外置上接电阻如上图 R1-R3 根据所使用 MCU 建议在 2.2K-10K 为宜;

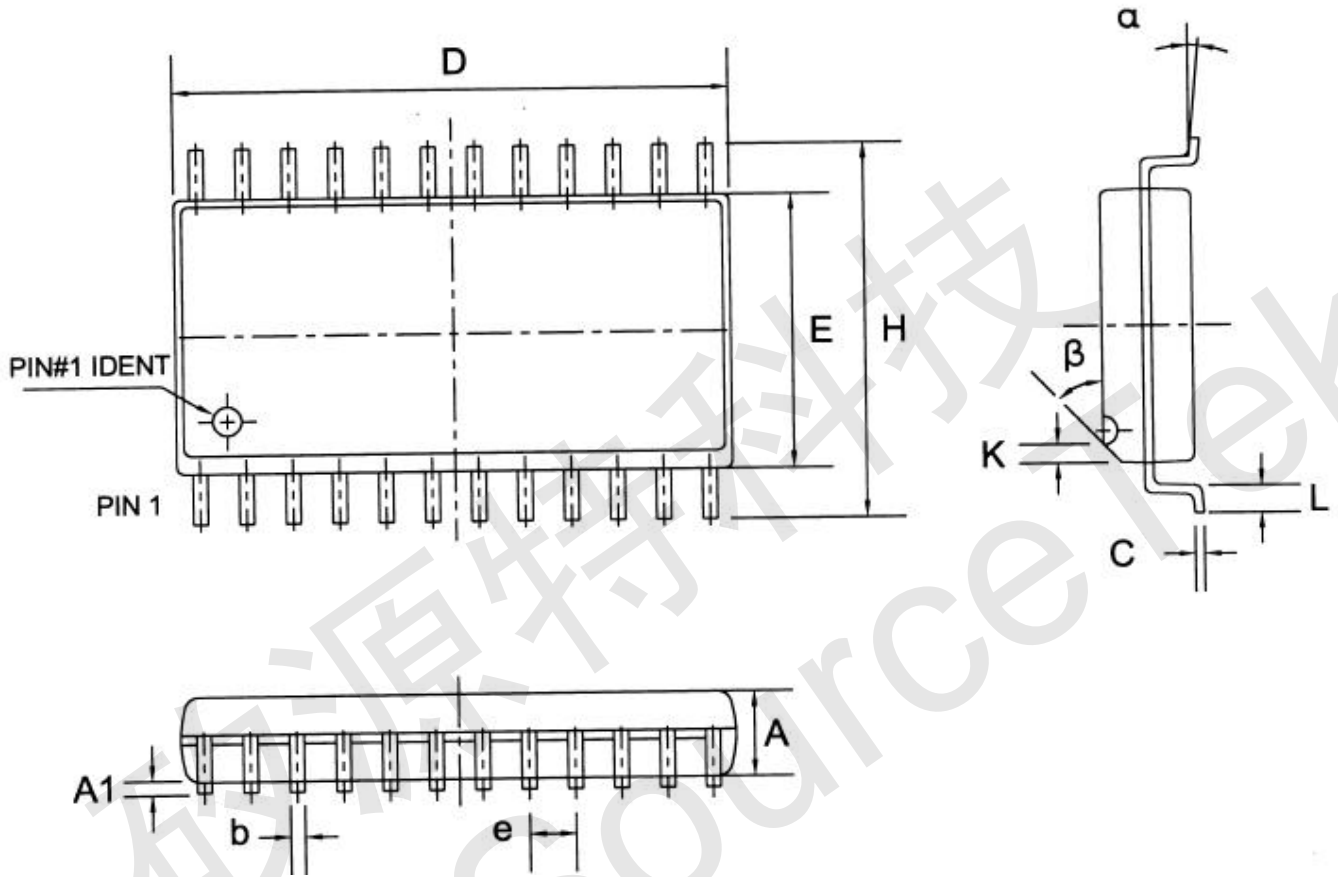
2、为降低系统信号的串扰, 建议产品之 MCU 与 FM1668 供电之正极串接 1N4148 二极管隔离, 如果方案干扰不大没有出现逻辑错乱等不良现象则不需该二极管。

3、PCB 布线时如上图 C2 需靠近芯片 VDD 脚放置且其连线也应尽量短, C2 的负极端 (地线) 也应与芯片的第 22 脚连线尽量短, 如果地线绕很远才到第 22 脚, 那么 C2 对 FM1668 的退耦效果几乎是无效的。



七、封装信息

➤ SOP-24



符号	毫米			英尺		
	最小	典型	最大	最小	典型	最大
A	2.20	2.50	2.65	0.093	0.098	0.104
A1	0.10	0.20	0.30	0.004	0.008	0.012
b	--	0.40	--	--	0.016	--
C	--	0.25	--	--	0.010	--
D	15.10	15.40	15.70	0.594	0.606	0.618
E	7.35	7.50	7.65	0.289	0.295	0.301
e	--	1.27	--	--	0.050	--
H	10.15	10.45	10.75	0.400	0.411	0.423
K	--	0.50	--	--	0.020	--
L	0.60	0.80	1.00	0.024	0.031	0.039
α	0°	--	8°	0°	--	8°
β	--	45°	--	--	45°	--